

NÁSOCIČ KAPACITY S AKTIVNÍM PRVKEM DBTA

Jiří Vávra

Katedra elektrotechniky; Univerzita obrany, Brno, jiri.vavra@unob.cz

Abstrakt

Násobiče kapacity nacházejí své uplatnění při návrhu integrovaných obvodů, kdy je nutná realizace poměrně velkých kapacit přímo na čipu. Využitím násobiče kapacity lze uspořít cenný prostor čipu za cenu doplnění aktivního prvku a několika pasivních součástek. Navrhované řešení využívá jednoho aktivního prvku DBTA (Differential Input Buffered and Transconductance Amplifier) a dvou pasivních uzemněných součástek – jednoho rezistoru a jednoho pracovního kapacitoru, jehož kapacita je násobena. Násobící koeficient lze elektronicky řídit pomocí změny transkonduktance prvku DBTA nebo odporem rezistoru. Pro ověření navrhovaného principu je aktivní prvek sestaven z diamantových tranzistorů a násobič je testován v SPICE.

Klíčová slova: Násobič kapacity, DBTA, aktivní prvek, diamantový tranzistor

Abstract

The Capacitance Multipliers find their utilization if it is necessary to implement large on-chip capacitors. The capacitance multipliers can save a valuable space on the chip at the cost of a completion of active and several passive components. The proposed circuit employs only one active element, namely Differential Buffered and Transconductance Amplifier (DBTA), and two grounded passive components – one resistor and one capacitor whose capacitance is multiplied. The multiplication factor can be controlled electronically via the transconductance of the DBTA or by the resistor. For verifying the proposed principle, the active element is composed of diamond transistors, and the multiplier is tested via the SPICE.

Keywords: Capacitance multiplier, DBTA, active element, diamond transistor

1 Úvod

Násobič kapacity (Capacitance Multiplier, CM) je obvodové zapojení schopné násobit kapacitu pracovního kapacitoru na několiknásobně větší hodnotu. Tato zapojení jsou velmi důležitá v oblasti integrovaných obvodů, kde plochy pracovních kapacitorů mohou představovat poměrně velkou část z výsledné plochy čipu. S pomocí aktivního prvku, který zabírá na čipu zlomek plochy vysokokapacitních kondenzátorů, jsme schopni tímto principem emulovat poměrně velkou kapacitu. Například v běžném výrobním procesu CMOS technologie je realizace kapacit velmi nákladná, obzvláště jsme-li nuceni přidat do výrobního procesu další nezbytný krok k jejich provedení. Speciálním případem může být CMOS obrazový snímač, jehož kapacita může být i v řádu několika nanofaradů [1]. Výroba nízkošumového kapacitoru podobné velikosti pak představuje velký technologický problém, a to nejen z důvodu omezeného fyzického místa na čipu.

CM nachází využití také při realizaci fázových závěsů (Phase Locked Loop, PLL), kde je obtížná realizace tzv. „zero-making capacity“ vyžadující co největší hodnotu [2]. Násobící faktor při použití Millerova efektu je v napěťovém módu prakticky limitovaný, ale v proudovém módu lze dosáhnout vyššího hodnot, jak uvádí publikace [3, 4].

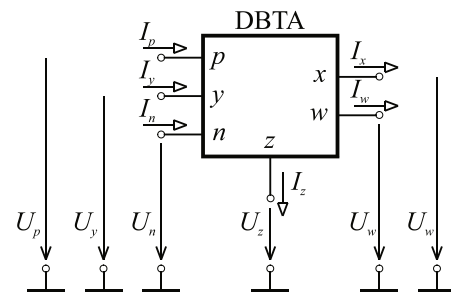
Několik různých návrhů CM bylo již publikováno, od zmiňovaných návrhů s využitím Millerova efektu [2-4], přes zapojení s operačními zesilovači [5], transkonduktančními zesilovači (OTA, CCTA) [6-8], proudovými konvejory (CCII, DDCC, DXCCII) [9-13], proudovými zrcadly a proudovými zesilovači [14,15], a dalšími kombinacemi aktivních prvků [16-18]. Každé zapojení mají své výhody i nedostatky.

Obecně lze navrhovaná obvodová řešení rozdělit do dvou skupin – a) vstupní napětí je kopírováno na pracovní kapacitor a pomocí aktivního prvku je snímán procházející proud. Ten je zesílen a ve zpětné vazbě přiváděn na vstupní svorku, nebo b) opačný přístup s napěťovým zesílením, kdy je vstupní proud kopírován na pracovní kapacitor a snímá se vzniklé napětí. Toto napětí je zesíleno a přiváděno na vstupní svorku jako odezva na vstupní proud.

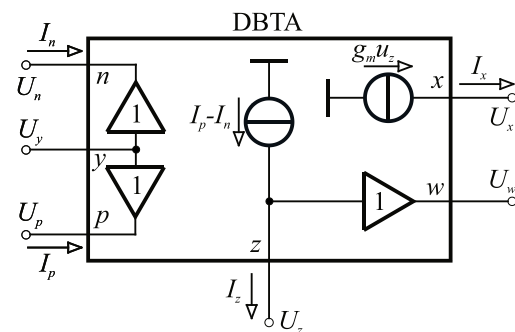
Obecně lze mezi požadavky na kvalitní provedení CM zahrnout využití minimálního počtu aktivních i pasivních prvků, možnost elektronického ladění a velký kmitočtový rozsah.

2 Aktivní prvek DBTA

DBTA (Differential input Buffered and Transconductance Amplifier) [19] je relativně nový aktivní prvek, jehož schematický symbol je uveden na obr. 1. a jeho behaviorální model je uveden na obr. 2.



Obr. 1. Schematický symbol DBTA.



Obr. 2. Behaviorální model prvku DBTA.

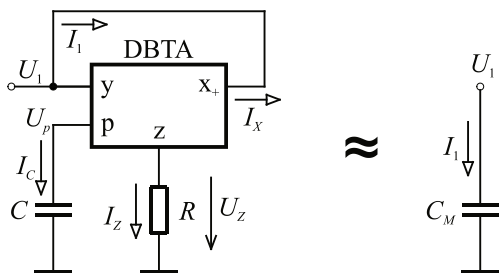
Vstupní stupeň prvku DBTA pracuje podobně jako konvenční proudový konvektor druhé generace (CCII).

Napětový signál U_y , připojený na svorku y , je kopírován na nízkaimpedanční svorky p a n pomocí dvou oddělených napětových sledovačů. Rozdíl dvou vstupních proudů I_p a I_n je přenášén na vysokoimpedanční výstup z v podobě výstupního proudu I_z . Napětí na této výstupní svorce U_z je přenášén přes transkonduktanci g_m na výstup x v podobě výstupního proudu I_x . Napětí U_z je zároveň kopírováno napětovým sledovačem na nízkaimpedanční výstup w . Chování prvku DBTA lze také popsat následující maticovou rovnicí:

$$\begin{pmatrix} U_p \\ U_n \\ I_z \\ U_w \\ I_x \end{pmatrix} = \begin{pmatrix} 1 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 \\ 0 & 1 & -1 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & g_m & 0 \end{pmatrix} \begin{pmatrix} U_y \\ I_p \\ I_n \\ U_z \\ U_x \end{pmatrix}. \quad (1)$$

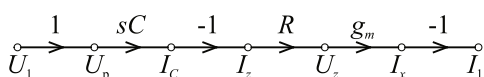
3 Násobič kapacity s DBTA

Navržený obvod CM, sestavený z jednoho aktivního prvku DBTA, jednoho uzemněného kapacitoru a jednoho uzemněného rezistoru, je uveden na **obr. 3**.



Obr. 3. Schéma zapojení CM s prvkem DBTA.

Navržené schéma nevyužívá svorek w a n aktivního prvku DBTA, proto ani nejsou ve schématu uvedeny. Odpovídající signálový graf je uveden na následujícím **obr. 4**.



Obr. 4. Graf signálových toků CM z **obr. 3**.

Podle sestaveného signálového grafu lze zapsat rovnici vstupní impedance následovně:

$$Z_1 = \frac{U_1}{I_1} = \frac{1}{sCRg_m}. \quad (2)$$

Z výše uvedeného vzorce impedance vyplývá ekvivalentní kapacita C_M , která je dána součinem

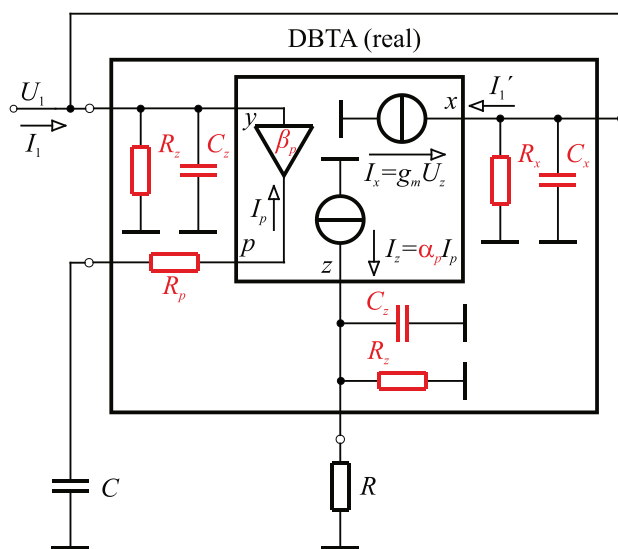
$$C_M = CRg_m, \quad (3)$$

z čehož je zřejmé, že velikost emulované kapacity lze nastavit jak odporem R , tak transkonduktancí, kterou lze snadno elektronicky řídit na čipu.

4 Analýza reálných vlivů

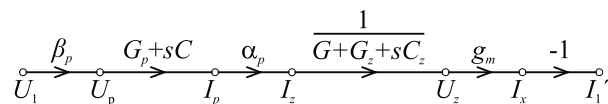
Každý aktivní prvek vykazuje parazitní reálné vlastnosti, které ovlivňují jeho ideální chování. Některé reálné vlastnosti

však mají majoritní vliv na konkrétní zapojení a zásadně ovlivňují výsledné chování navrženého obvodu. Jedná se zejména o parazitní odpory a kapacity jednotlivých svorek, chyby zisku v kopírování proudů a napětí, nenulové vstupní odpory vstupů p a n . Kmitočtové závislosti transkonduktance a přenosů proudových zrcadel a napětových sledovačů nejsou v následující analýze uvažovány, protože lze předpokládat jejich uplatnění až ve vyšším kmitočtovém pásmu. **Obr. 5** uvádí schéma zapojení CM s vyznačením uvažovaných reálných vlivů.



Obr. 5. Schéma zapojení CM s uvažovanými parazitními vlivy.

Jak je zřejmé z modelu na **obr. 5**, parazitní impedance svorky x působí paralelně k parazitní impedanci svorky y . Tyto impedance lze tedy sloučit. Výsledná impedance bude tvořena paralelní kombinací kapacitoru o $C_{xy} = C_x + C_y$ a rezistoru o $R_{xy} = R_x \parallel R_y$. Tato impedance je připojena přímo na vstupní svorku, lze ji proto z následujícího výpočtu náhradního modelu výsledné impedance vyloučit a doplnit až při tvorbě finálního modelu na **obr. 7**. Tím se zásadně zjednoduší výpočetní postupy. Upravený graf signálových toků z **obr. 4** doplněný o parazitní vlivy mimo C_{xy} a R_{xy} je uveden na **obr. 6**.



Obr. 6. Graf signálových toků CM doplněný o dominantní parazitní vlivy.

Impedance obvodu s uvažovanými parazitními vlivy mimo C_{xy} a R_{xy} vychází z upraveného grafu signálových toků na **obr. 6** a je dána následující rovnicí:

$$Z' = \frac{\frac{R_p}{R} + \frac{R_p}{R_z} + \frac{C_z}{C}}{\alpha_p \beta_p g_m} + s \frac{C_z R_p}{\alpha_p \beta_p g_m} + \frac{1}{s \frac{C \alpha_p \beta_p g_m}{G + G_z}}. \quad (4)$$

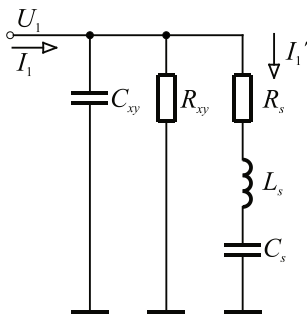
Z této rovnice lze odvodit, že dílčí impedanci Z' tvoří sériová kombinace rezistoru R_s , induktoru L_s a kapacitoru C_s . Jejich velikosti jsou dány následujícími vztahy:

$$R_s = \frac{\frac{R_p}{R} + \frac{R_p}{R_z} + \frac{C_z}{C}}{\alpha_p \beta_p g_m}, L_s = \frac{C_z R_p}{\alpha_p \beta_p g_m}, C_s = \frac{C \alpha_p \beta_p g_m}{\frac{1}{R} + \frac{1}{R_z}} \quad (5)$$

Celkovou admitancí se zahrnutím C_{xy} a R_{xy} uvádí následující rovnice:

$$Y = \frac{1}{R_{xy}} + sC_{xy} + \frac{1}{R_s + sL_s + \frac{1}{sC_s}} \quad (6)$$

Výsledné náhradní zapojení ekvivalentního obvodu, modelovaného základními prvky R , L a C uvádí **obr. 7**. Jednoduchým dosazením sady parametrů ($R_p = 0$, $R_z = R_x = R_y = \infty$, $C_y = C_x = C_z = 0$, $\alpha_p = 1$, $\beta_p = 1$) lze získat rovnici impedance ideálního CM podle rovnice (2), resp. (3).



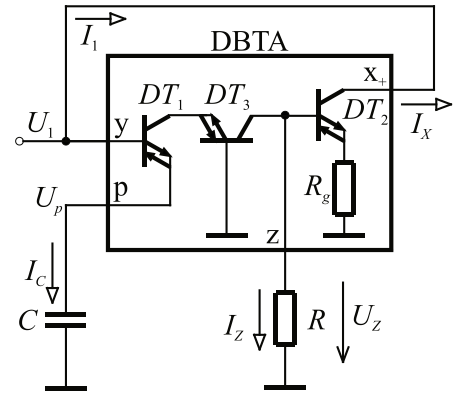
Obr. 7. Ekvivalentní zapojení CM se všemi uvažovanými reálnými vlivy.

5 Implementace DBTA

Jak bylo uvedeno v úvodu tohoto článku, násobiče kapacit mají největší oblast použití v integrovaných obvodech, kde jsou konstrukce vlastních kapacitorů velmi drahé z pohledu jejich velké plochy na ploše (waferu) čipu. Aby bylo možné experimentálně ověřit funkčnost ideového návrhu, sestavíme v prvním kroku aktivní prvek DBTA z dostupných integrovaných obvodů. Výsledky počítačových simulací budou omezeny vlastnostmi použitých obvodů, resp. jejich modelů. Lze předpokládat, že v případě realizace CM na čipu budou jeho vlastnosti takové, jaké dovolí použitá výrobní technologie a výsledný design čipu – tedy obecně lepší.

Pro účely ověření navrženého obvodu je DBTA sestaven pomocí tzv. diamantových tranzistorů (DT) [20] dostupných v integrovaném obvodu OPA860. V důsledku se jedná o proudem řízený proudový konvektor druhé generace CC-CCII [21], jehož svorky x , y a z korespondují s emitorem, bází a kolektorem diamantového tranzistoru [22]. Výsledný návrh CM s diamantovými tranzistory je uveden na **obr. 8**. Zde jsou vyznačeny hranice sestaveného prvku DBTA se třemi DT a jedním rezistorem R_g definujícím velikost transkonduktance vnitřního OTA zesilovače.

Odpor a kapacita baze DT jsou podle [19] $455 \text{ k}\Omega \parallel 2,1 \text{ pF}$. Napětí báze DT_1 je kopírováno na nízkoimpedanční emitor tranzistoru, jehož impedance je $10,5 \Omega$. V závislosti na připojené impedanci protéká touto svorkou proud, který je převáděn na vysokoimpedanční kolektor s parametry $54 \text{ k}\Omega \parallel 2 \text{ pF}$ [20]. Pro realizaci správné funkce vstupní svorky p je nutné tento proud invertovat pomocí DT_3 .



Obr. 8. Zapojení CM s diamantovými tranzistory.

V zapojení na **obr. 8** tvoří DT_1 vstupní část DBTA, DT_2 tvoří transkonduktanční zesilovač a DT_3 proudový invertor. Výstupní proud kolektoru DT_3 odpovídá přímo výstupnímu proudu I_z . Průchodem proudu přes připojenou impedanci se vytváří napětí U_z , které je snímáno bází DT_2 a převáděno na emitor tohoto tranzistoru. Zde je zapojen degenerativní rezistor, přes který protéká proud, určený přivedenému napětí a odporu. Emitorem protékající proud je dále převáděn na výstupní kolektor a tvoří výstupní proud I_x prvku DBTA. Ekvivalentní transkonduktance je

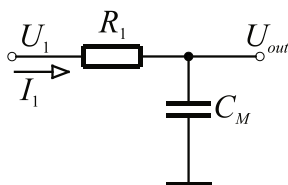
$$g_m = \frac{1}{R_g} \quad (7)$$

Reálnými parametry diamantových tranzistorů jsou jejich napěťový (β_{DT}) a proudový (α_{DT}) přenos, resp. přenos napětí z báze na emitor a přenos proudu z emitoru do kolektoru. Podle [20] jsou tyto koeficienty $\alpha_{DT} = \beta_{DT} = 0,992$. Jak je zřejmé z **obr. 8**, koeficient proudového přenosu α_{DT} je uplatněn ve všech DT a tvoří tak proudový koeficient α_p prvku DBTA uvažovaného v analýze reálných vlivů. Naopak koeficient napěťového přenosu β_{DT} je uplatněn pouze v DT_1 a DT_2 a tvoří napěťový koeficient β_p v analýze reálných vlivů. Výsledné koeficienty jsou proto následující: $\alpha_p = \alpha_{DT}^3 = 0,992^3 = 0,976$, $\beta_p = \beta_{DT}^2 = 0,992^2 = 0,984$.

Pro stanovení výsledných parametrů součástek v náhradním modelu na **obr. 7** je nutné znát konkrétní aplikaci CM, zde zvolenou pracovní kapacitu C a požadovaný násobící koeficient, který určí velikosti odporů R a R_g podle vzorců (3) a (7). Příkladem může být pracovní kapacita $C = 1 \text{ nF}$ s násobícím koeficientem 10, tedy $R = 10 \text{ k}\Omega$ a $R_g = 1 \text{ k}\Omega$. Využitím vzorce (5) lze stanovit parametry výsledného náhradního modelu na **obr. 7** následovně: $C_{xy} = 4,1 \text{ pF}$, $R_{xy} = 48,271 \text{ k}\Omega$, $R_s = 5,589 \Omega$, $L_s = 4,269 \mu\text{H}$, $C_s = 7,683 \text{ nF}$.

6 Ověření principu

Pro ověření funkce navrženého obvodu byl vybrán jednoduchý kmitočtový filtr dolní propust 1. řádu (RC článek) podle **obr. 9** s mezním kmitočtem $15,9 \text{ kHz}$. Odpor R_1 byl zvolen $1 \text{ k}\Omega$ a místo kapacitoru C_M byl zapojen obvod CM podle **obr. 8** s pracovním kapacitorem $C = 1 \text{ nF}$ a s násobícím koeficientem 10, tedy rezistory $R = 10 \text{ k}\Omega$ a $R_g = 1 \text{ k}\Omega$. Výsledná kapacita C_M vychází podle vzorce (3) 10 nF .

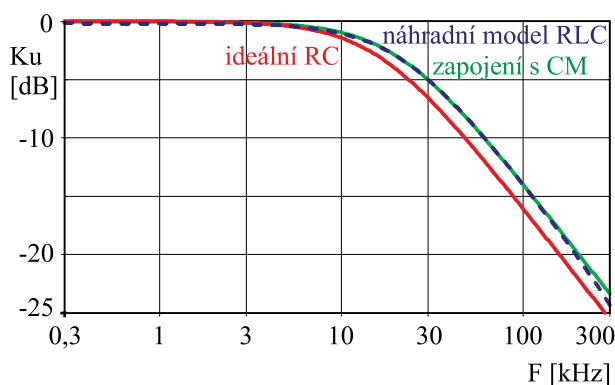


Obr. 9. Schéma zapojení filtru dolní propust 1. řádu.

Výpočet mezního kmitočtu pro takto specifikovaný filtr je následující:

$$f_m = \frac{1}{2\pi R_1 C_M} = 15,9 \text{ kHz.} \quad (8)$$

Obr. 10 porovnává výsledky SPICE analýzy ideálního RC článku, obvodu realizovaného pomocí CM, a náhradního modelu z obr. 7 s uvažováním reálných vlivů.



Obr. 10. SPICE simulace amplitudové kmitočtové charakteristiky filtru dolní propust realizovaného ideálním RC článkem, násobičem kapacity a jeho náhradním modelem podle obr. 7.

Jak je zřejmé z výsledků simulace, reálné vlastnosti aktivního prvku v CM modifikují násobící faktor a posouvají kmitočtovou charakteristiku filtru směrem k vyšším frekvencím. Mezní kmitočet je ovlivňován zejména kapacitou C_s (viz obr. 7), která je silně závislá na poměru odporů R a R_z a na proudovém a napětovém koeficientu prvku DBTA. Přestože byl zvolen násobící koeficient 10, působením reálných vlivů je jeho skutečná hodnota 7,68. Reálné vlivy se tedy v daném kmitočtovém pásmu projevují především posunem mezního kmitočtu dolní propusti. Analýza reálných vlivů dále ukazuje, že vliv C_{xy} a R_{xy} v realizaci s DT je ve zvoleném kmitočtovém pásmu minimální.

Srovnáním amplitudových kmitočtových charakteristik obvodu s DT a obvodu náhradního modelu popisujícího reálné vlivy lze konstatovat dobrou shodu chování obvodu s DT a jeho náhradního modelu.

Z této analýzy lze pak vycházet při návrhu CM na čipu. K počítačové simulaci byl použit SPICE model DT vydaný výrobcem, který je k dispozici na webové prezentaci produktu [23].

7 Závěr

Článek naznačuje využití CM v mikroelektronice při návrhu analogových obvodů, kde kapacita uzemněného kapacitoru je jedním aktivním prvkem spolu s uzemněným rezistorem transformována na vyšší hodnotu. Metoda násobení kapacity

šetří drahé místo na čipu. Zřejmou nevýhodou náhrady reálného kapacitoru za násobič je zavádění parazitních impedancí a kmitočtových omezení skrytých v aktivním prvku. Z výše uvedené analýzy vyplývá, že vliv některých parazitních projevů lze eliminovat, zvláště pokud jde o pouhé posuny mezních kmitočtů aplikace.

Navržený princip CM je podroben analýze reálných vlivů a SPICE simulace dokládají jeho funkčnost.

Poděkování

Práce vznikla za podpory DZRO (dlouhodobého záměru rozvoje organizace) K215 a K217 na FVT UO v Brně.

Literatura

- [1] Zadeh, E. *CM circuits and the applications thereof to attenuate row-wise temporal noise in image sensors*, United States Patent, 20080246539 A1, Oct 9, 2008.
- [2] Choi, J., Park, J., Kim, W., Lim, K., Laskar, J. High multiplication factor capacitor multiplier for an on-chip PLL loop filter. *Electronics Letters*, 2009, vol. 45, no. 5, p. 239–240.
- [3] Tang, Y., Ismail, M., Bibyk, S. Adaptive Miller capacitor multiplier for compact on-chip PLL filter. *Electronics Letters*, 2003, vol. 39, no. 1, p. 43–45.
- [4] Hwang, I. Area-efficient and self-biased capacitor multiplier for on-chip loop filter. *Electronics Letters*, 2006, vol. 42, no. 24, p. 1392–1393.
- [5] Alexander, C. K., Sadiku, M. N. O. *Fundamentals of Electric Circuits*, McGraw Hill, 5th edition, 2013, p. 437–439.
- [6] Jaikla, W., Siripruchyanan, M. An electronically controllable capacitance multiplier with temperature compensation. In *Proc. Int. Symp. on Communications and Information Technologies ISCIT 2006*, 2006, p. 356–359.
- [7] Jantakun, A., Pisutthipong, N., Siripruchyanun, M. Single element based novel temperature insensitive/electronically controllable floating capacitance multiplier and its application. In *Proc. Int. Conf. on Electrical Engineering, Electronics, Computer, Telecommunications and Information Technology ECTI-CON 2010*, 2010, p. 37–41.
- [8] Silapan, P., Tanaphatsiri, C., Siripruchyanan, M. Current controlled CCTA based-novel grounded capacitance multiplier with temperature compensation. In *Proc. of Asia Pacific Conf. on Circuits and Systems APCCAS 2008*, 2008, p. 1490–1493.
- [9] Abuelma'atti, M. T., Tasadduq, N. A. Electronically tunable capacitance multiplier and frequency-dependent negative-resistance simulator using the current-controlled current conveyor. *Microelectronics Journal*, 1999, vol. 30, p. 869–873.
- [10] Khan, A. A., Bimal, S., Dey, K. K., Roy, S. S. Current conveyor based R- and C-multiplier circuits. *AEU - Int. Journal of Electronics and Communications*, 2002, vol. 56, no. 5, p. 312–316.

- [11] Lahiri, A. DO-CCII based generalized impedance convertor simulates floating inductance, capacitance multiplier and FDNR. *Australian Journal of Electrical and Electronics Engineering*, 2010, vol. 7, no. 1, p. 15–19.
- [12] Prommee, P., Somdunyakanok, M. CMOS-based current-controlled DDCC and its applications to capacitance multiplier and universal filter. *AEU - Int. J. of Electronics and Communications*, 2011, vol. 65, no. 1, p. 1–8.
- [13] Myderrizi, I., Zeki, A. Electronically tunable DXCCII-based grounded capacitance multiplier, *AEU - Int. J. of Electronics and Communications*, 2014, vol. 68, no. 9, p. 899–906.
- [14] Pennisi, S. High accuracy CMOS capacitance multiplier. In *Proc. 9th Int. Conf. on Electronics, Circuits and Systems ICECS 2002*, 2002, vol. 1, p. 389–392.
- [15] Pennisi, S. CMOS multiplier for grounded capacitors, *Electronics Letters*, 2002, vol. 38, no. 15, p. 765–766.
- [16] Ferri, G., Pennisi, S. A 1.5-V current-mode capacitance multiplier. In *Proc. 10th Int. Conf. on Microelectronics ICM'98*, 1998, p. 9–12.
- [17] Siripruchyanan, M., Jaikla, W. Floating capacitance multiplier using DVCC and CCCII. In *Proc. Int. Symp. on Communications and Information Technologies ISCIT 2007*, 2007, p. 218–221.
- [18] Darweesh, H. Y., Farag, F. A., Khalaf, Y. A. New active capacitance multiplier for low cutoff frequency filter design. In *Proc. 19th Int. Conf. on Microelectronics ICM'07*, 2007, p. 381–384.
- [19] Herencsar, N., Vrba, K., Koton, J., Lattenberg, I. The conception of differential-input buffered and transconductance amplifier (DBTA) and its application. *IECE Electronics Express*, 2009, vol. 6, no. 6, p. 329–334.
- [20] *OP860. Wide Bandwidth Operational Transconductance Amplifier (OTA) and Buffer*. Datasheet, Texas Instruments, SBOS331C, August 2008.
- [21] Fabre, A., Saaïd, O., Wiest, F., Boucheron, C. Current-controlled bandpass filter based on translinear conveyor. *Electronics Letters*, 1995, vol. 31, no. 20, p. 1727–1728.
- [22] Biolek, D., Kolka, Z., Biolkova, V., Shaktour, M. Current-Mode Video Filters Employing Commercial Active Elements. In *Proc. of Mosharaka Int. Conference on Communications, Signals and Coding MIC-CSC 2008*, Jordan, 2008, p. 41–46.
- [23] *OPA860, Wide Bandwidth Operational Transconductance Amplifier and Buffer*. *Texas Instruments* [online]. ©1995-2016 [citace 2016-06-14]. Dostupné z: <http://www.ti.com/product/OPA860>.